

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-277380

(43)Date of publication of application : 06.10.2000

(51)Int.Cl.

H01G 4/38

H01G 4/12

(21)Application number : 11-081134

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 25.03.1999

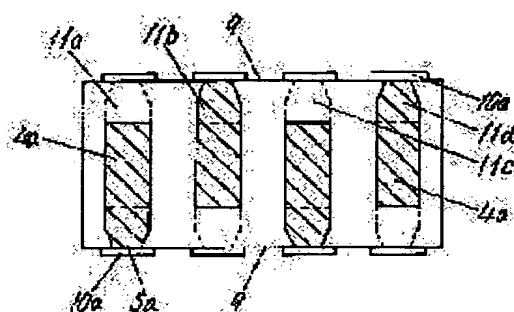
(72)Inventor : YAMASHITA YUKIHIRO

## (54) MULTI-LAMINATED CERAMIC CAPACITOR

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a highly reliable multi-laminated ceramic capacitor by ensuring reliability on connection between internal electrodes and external electrodes, preventing shorting between neighboring outer electrodes, preventing penetration of plating solution from the spacing between effective layers and inner electrodes, and preventing degradation of insulating resistance in each laminated ceramic capacitor element.

**SOLUTION:** This multi-laminated ceramic capacitor is constituted by integrating a plurality of laminated ceramic capacitors 11a-11d in a parallel direction with a prescribed mutual distance in a single laminate, wherein inner electrodes 4a integrated in the same plane in a parallel direction and each having a constricted part 5a and a dielectric ceramic layer which serves as an effective layer are alternately laminated with each other repeatedly to form a plurality of layers. Here, the inner electrodes 4a are arranged zigzag at every other location alternately in the longitudinal direction, and every other edge of the constricted part 5a of the inner electrode 4a is exposed alternately on an opposed outside surface 9 of the laminate, respectively, while a plurality of pairs of outer electrodes 10a are formed to electrically connect the exposed edges so as to cover the exposed edges as a whole.



## LEGAL STATUS

[Date of request for examination]

05.07.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2000-277380

(P 2000-277380A)

(43) 公開日 平成12年10月6日(2000. 10. 6)

(51) Int. Cl. <sup>7</sup>	識別記号	F I	テーマコード* (参考)
H 0 1 G	4/38	H 0 1 G	A 5E001
	4/12	3 4 6	5E082

審査請求 未請求 請求項の数9

O L

(全9頁)

(21) 出願番号 特願平11-81134

(22) 出願日 平成11年3月25日(1999. 3. 25)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 山下 由起人

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

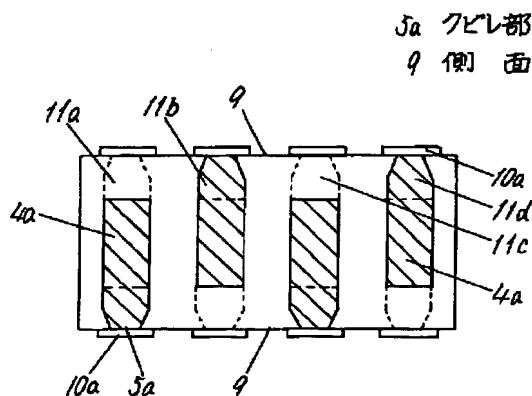
最終頁に続く

(54) 【発明の名称】 多連型積層セラミックコンデンサ

(57) 【要約】

【課題】 内部電極と外部電極との接続の信頼性を確保し、隣合う外部電極どうしの短絡を防止し、有効層と内部電極との隙間からメッキ液の浸入を防止、各積層セラミックコンデンサの絶縁抵抗の劣化を防止した信頼性の高い多連型積層セラミックコンデンサを提供することを目的とするものである。

【解決手段】 同一平面に複数の並設したクビレ部 5 a を有する内部電極 4 a と、有効層としての誘電体セラミック層を交互に複数層積層し、単一素体内部に並列方向に所定間隔を置いて複数個の積層セラミックコンデンサ 1 1 a ~ 1 1 d を並設した多連型積層セラミックコンデンサにおいて、前記内部電極 4 a を一個おきにその長手方向に千鳥状に配置すると共に、内部電極 4 a のクビレ部 5 a の端部を一個おきに交互に素体の相対向する外側面 9 にそれぞれ露出させ、露出させた端部全体を覆うようにして電氣的に接続する複数対の外部電極 1 0 a を形成する。



## 【特許請求の範囲】

【請求項 1】 同一平面に複数の並設したクビレ部を有する内部電極と有効層としての誘電体セラミック層を交互に複数層積層し、単一素体内部に並列方向に所定間隔を置いて複数の積層セラミックコンデンサを並設した多連型積層セラミックコンデンサにおいて、前記内部電極を一個おきにその長手方向に千鳥状に配置すると共に、内部電極のクビレ部の端部を一個おきに交互に素体の相対向する外側面にそれぞれ露出させ、露出させた端部全体を覆うようにして電氣的に接続する複数対の外部電極を形成した多連型積層セラミックコンデンサ。

【請求項 2】 外部電極と接続する内部電極のクビレ部の幅寸法を、素体内部に形成した内部電極の幅寸法より狭くした請求項 1 に記載の多連型積層セラミックコンデンサ。

【請求項 3】 外部電極の幅を素体の外側面に露出させた内部電極のクビレ部の幅より広く形成した請求項 1 または請求項 2 に記載の多連型積層セラミックコンデンサ。

【請求項 4】 同一平面に複数の並設した内部電極と有効層としての誘電体セラミック層を交互に複数層積層し、単一素体内部に並列方向に所定間隔を置いて複数の積層セラミックコンデンサを並設した多連型積層セラミックコンデンサにおいて、前記内部電極を一個おきにその長手方向に千鳥状に配置すると共に、内部電極の一方の端部を一個おきに交互に素体の相対向する外側面に露出しない程度まで接近させ、素体の外側面から内部電極の端部と交差する切込溝を加工し、この切込溝の内面に前記内部電極の端部と電氣的に接続するように外部電極を形成した多連型積層セラミックコンデンサ。

【請求項 5】 各内部電極の一方の端部に引出部を設け、この引出部を介して内部電極を素体外側面に露出させ、その露出部に対し外側面から内部電極と交差するように切込溝を設け、この切込溝の内面に内部電極の端部と電氣的に接続する外部電極を形成した請求項 4 に記載の多連型積層セラミックコンデンサ。

【請求項 6】 切込溝の幅を、内部電極の引出部より広くまた内部電極の幅よりも狭く、その深さは内部電極の端部と交差するように設けた請求項 4 または請求項 5 に記載の多連型積層セラミックコンデンサ。

【請求項 7】 切込溝の幅を、隣合う切込溝どうしの間隔より狭くした請求項 4 から請求項 6 のいずれか 1 つに記載の多連型積層セラミックコンデンサ。

【請求項 8】 切込溝の底部のコーナ部分を、曲面状にした請求項 4 から請求項 7 のいずれか 1 つに記載の多連型積層セラミックコンデンサ。

【請求項 9】 切込溝の底面を、内方に向け曲面状にした請求項 4 から請求項 8 のいずれか 1 つに記載の多連型積層セラミックコンデンサ。

【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は積層セラミックコンデンサを単一素体内に複数個形成した多連型積層セラミックコンデンサに関するものである。

## 【0002】

【従来の技術】従来の多連型積層セラミックコンデンサ 27 について、図を用いて説明する。

【0003】図 11 は従来の多連型積層セラミックコンデンサ 27 用のグリーンブロック 21 の展開斜視図、図 12 は同グリーンブロック 21 の斜視図、図 13 は同多連型積層セラミックコンデンサ 27 用のグリーンチップ 23 の斜視図、図 14 は同多連型積層セラミックコンデンサ 27 の完成品の部分切欠き斜視図、図 15 は同多連型積層セラミックコンデンサ 27 の完成品の平衡断面図である。図において 17 はグリーンシート、18 は上部無効層、19 は下部無効層、20 は内部電極、22 は切断線、24 は外側面、25 は外部電極、26a ~ 26d は積層セラミックコンデンサを示す。

【0004】先ず、公知の積層セラミックコンデンサの製造方法を用い、誘電体セラミックからなるグリーンシート 17 を作製する。次に、作製したグリーンシート 17 を複数枚積層し上部無効層 18 と下部無効層 19 を作製する。

【0005】次いで、下部無効層 19 面にグリーンシート 17 を積層し、その上面に図 11 に示すように第一層目の内部電極 20 を印刷した後、その上にグリーンシート 17 を積層し第一層目の有効層とする。続いて、その面に第一層目の内部電極 20 と対になる第二層目の内部電極 20 を所定寸法ずらして印刷し、更にその上にグリーンシート 17 を積層し第二層目の有効層とする。また更に、その面に第二層目の内部電極 20 と対になる第一層目と同じ第三層目の内部電極 20 を印刷し、その上にグリーンシート 17 を積層し第三層目の有効層とする。続いて更に、その上面に第二層目と同じ内部電極 20 を印刷した後、その上にグリーンシート 17 を積層する。このようにしてグリーンシート 17、内部電極 20 を順次交互に複数層積層した後、最後に上部無効層 18 を重ねて加圧積層して図 12 に示すグリーンブロック 21 を作製する。

【0006】作製したグリーンブロック 21 を切断線 22 に沿って切断、分離し図 13 に示すグリーンチップ 23 とした後、所定温度で焼成し焼結体（図示せず）を作製する。得られた焼結体にバレル研磨を行い、焼結体の内部に形成した各内部電極 20 の一方の端部を焼結体の相対向する外側面 24 に露出させた後、露出させた各内部電極 20 群を覆うように外部電極 25 となるペーストを塗布し、焼付けを行い、更に焼付けた外部電極 25 面にメッキ処理を施し、図 14 に示すように四個の積層セラミックコンデンサ 26a ~ 26d を単一素体内に並設した多連型積層セラミックコンデンサ 27 を完成させ

る。

【0007】

【発明が解決しようとする課題】しかしながら、従来の多連型積層セラミックコンデンサ２７は、図１５に示すように同一グリーンシート１７面に並設した各内部電極２０はその一方の端部を多連型積層セラミックコンデンサ２７の同一外側面２４に露出させ、露出させた端部全体を覆うようにして外部電極２５を形成する。従って隣合う内部電極２０の一方の端部が露出した外側面２４は積層セラミックコンデンサ２６a～２６dを分離する有効層どうしの密着面積が狭くなっており、露出した内部電極２０の端部全体を覆うように外部電極２５を形成すると、隣合う外部電極２５の間隔が狭くお互いが短絡したり、また完成品を回路基板に実装した際に、半田ブリッジによる短絡が生じやすくなる。これを内部電極２０より狭く外部電極２５を形成すると、外部電極２５と内部電極２０の接続の信頼性を低下させると共に、外部電極２５の表面にメッキ処理を行う際に内部電極２０と積層セラミックコンデンサ２６a～２６dを分離する有効層の隙間からメッキ液が浸入し積層セラミックコンデンサ２６a～２６d間の絶縁抵抗を劣化させるという問題があった。

【0008】本発明は前記従来の問題点を解決し、隣合う積層セラミックコンデンサ間にメッキ液の浸入を防ぎ、絶縁抵抗の劣化を防止し、しかも内部電極と外部電極の接続の信頼性を確保し、外部電極間で短絡が生じない信頼性の高い多連型積層セラミックコンデンサを提供することを目的とするものである。

【0009】

【課題を解決するための手段】前記目的を達成するために本発明は、同一平面に複数の並設したクビレ部を有する内部電極と有効層としての誘電体セラミック層を交互に複数層積層し、単一素体内部に並列方向に所定間隔を置いて複数個の積層セラミックコンデンサを並設した多連型積層セラミックコンデンサにおいて、前記内部電極を一個おきにその長手方向に千鳥状に配置すると共に、内部電極のクビレ部の端部を一個おきに交互に素体の相対向する外側面に端部を露出させ、露出させた端部全体を覆うようにして複数対の外部電極を形成することにより、隣合う内部電極が露出した外側面では各積層セラミックコンデンサを分離する有効層どうしの密着面積が広くなり、しかも外部電極を露出させた内部電極のクビレ部全体を覆うように形成するため、外部電極の幅が狭くても内部電極との接続の信頼性を確保し、しかも外部電極の表面にメッキ処理を行う際に、クビレ部と各積層セラミックコンデンサを分離する有効層の隙間からメッキ液の浸入を防止することができるものである。

**【 0 0 1 0 】**

【発明の実施の形態】本発明の請求項１に記載の発明は、同一平面に複数の並設したクビレ部を有する内部電

極と有効層としての誘電体セラミック層を交互に複数層積層し、単一素体内部に並列方向に所定間隔を置いて複数の積層セラミックコンデンサを並設した多連型積層セラミックコンデンサにおいて、前記内部電極を一個おきにその長手方向に千鳥状に配置すると共に、内部電極のクビレ部の端部を一個おきに交互に素体の相対向する外側面にそれぞれ露出させ、露出させた端部全体を覆うようにして電気的に接続する複数対の外部電極を形成した構成であり、これにより隣合う内部電極は交互にその長手方向に千鳥状に配置され、そのクビレ部の端部を一個おきに交互に素体の相対向する異なる外側面に露出させ、露出したクビレ部の端部全体を覆うようにして外部電極を形成するため、クビレ部が露出した外側面では隣合う積層セラミックコンデンサを分離する有効層どうしの密着面積が広くなり、形成する外部電極の幅を狭くしても内部電極との接続の信頼性を確保し、狭くすることにより隣合う外部電極間の短絡を防ぎ、しかも外部電極の表面にメッキ処理を行う際に露出させたクビレ部と各積層セラミックコンデンサを分離する有効層との隙間からメッキ液の浸入を防止することが可能となるという作用を有するものである。

【００１１】本発明の請求項２に記載の発明は、外部電極と接続する内部電極のクビレ部の幅寸法を、素体内部に形成した内部電極の幅寸法より狭くした請求項１に記載の多連型積層セラミックコンデンサであり、これにより内部電極のクビレ部の端部が露出した外側面では隣合う各積層セラミックコンデンサを分離する有効層どうしの密着面積が更に広くなり、外部電極どうしの短絡を防止し、外部電極の表面にメッキ処理を行う際にメッキ液の浸入を防止することが更に容易となる。

【0012】本発明の請求項3に記載の発明は、外部電極の幅を素体の外側面に露出させた内部電極のクビレ部の幅より広く形成した請求項1または請求項2に記載の多連型積層セラミックコンデンサであり、これにより素体の外側面に露出した内部電極のクビレ部端部の全体が外部電極に覆われるため、隣合う積層セラミックコンデンサを分離する有効層の隙間からメッキ液が浸入するのを防止することが一層容易となる。

【００１３】本発明の請求項４に記載の発明は、同一平面上に複数の並設した内部電極と有効層としての誘電体セラミック層を交互に複数層積層し、単一素体内部に並列方向に所定間隔を置いて複数個の積層セラミックコンデンサを並設した多連型積層セラミックコンデンサにおいて、前記内部電極を一個おきにその長手方向に千鳥状に配置すると共に、内部電極の一方の端部を一個おきに交互に素体の相対向する外側面に露出しない程度まで接近させ、素体の外側面から内部電極の端部と交差する切込溝を設け、この切込溝の内面に前記内部電極の端部と電気的に接続するように外部電極を形成した多連型積層セラミックコンデンサであり、これにより素体の外側面全

体は有効層で覆われ、その外側面から内部電極に向け内部電極の端部と交差するように切込溝を設け、この切込溝の内部のみに外部電極と内部電極の接続を確保するに足りる面積の内部電極の端部を露出させるため、隣合う積層セラミックコンデンサを分離する有効層どうしの密着面積が更に広くなると共に、切込溝の内面に形成した外部電極によって内部電極の露出部は完全に覆われ、内部電極と外部電極との接続の信頼性を確保し、隣合う積層セラミックコンデンサを分離する有効層と内部電極との隙間からメッキ液が浸入するのを確実に防止することが可能となると共に、隣合う外部電極間の間隔が広くなり短絡の発生を防ぐことができる。

【0014】本発明の請求項5に記載の発明は、各内部電極の一方の端部に内部電極の幅より狭い引出部を設け、この引出部を介して内部電極を素体の外側面に露出させ、その露出部に対し素体の外側面から内部電極と交差するように切込溝を設け、この切込溝の内面に内部電極の端部と電気的に接続する外部電極を形成した請求項4に記載の多連型積層セラミックコンデンサであり、これにより内部電極を引出部を介して素体の外側面に露出させているため、素体の外側面から内部電極の端部と交差するように切込む切込溝の位置決めが容易になると共に、切込溝を内部電極の端部と交差するように設けるため、その後の外部電極の形成で内部電極と外部電極の接続が確実なものとなり、隣合う積層セラミックコンデンサを分離する有効層と内部電極との隙間からメッキ液が浸入するのを確実に防止することが可能となると共に、隣合う外部電極間の間隔が広くなり短絡の発生を防ぐことができる。

【0015】本発明の請求項6に記載の発明は、切込溝の幅を内部電極引出部より広くまた内部電極の幅よりも狭く、その深さは内部電極の端部と交差するように設けた請求項4または請求項5に記載の多連型積層セラミックコンデンサであり、これにより切込溝内のみに形成される外部電極の幅は内部電極幅よりも狭く、隣合う積層セラミックコンデンサの外部電極どうし間の距離を十分広く確保できるため、多連型積層セラミックコンデンサを基板実装した際に隣合う外部電極どうし間での半田ブリッジによる短絡を防止すると共に、切込溝の幅を内部電極の幅より狭く加工することで、内部電極と外部電極の信頼性を確保し、しかもメッキ液の浸入をより確実に防止することが可能となる。

【0016】本発明の請求項7に記載の発明は、切込溝の幅を隣合う切込溝どうしの間隔より狭くした請求項4から請求項6のいずれか1つに記載の多連型積層セラミックコンデンサであり、これにより切込溝内のみに形成する外部電極は、隣合う外部電極どうし間との距離を十分に広く確保でき、多連型積層セラミックコンデンサを基板実装した際、隣合う外部電極どうし間の半田ブリッジによる短絡を防止すると共に、切込溝の幅を狭く加工

することでメッキ液の浸入をより確実に防止することが可能となる。

【0017】本発明の請求項8に記載の発明は、切込溝の底部のコーナ部分を曲面状にした請求項4から請求項7のいずれか1つに記載の多連型積層セラミックコンデンサであり、これにより切込溝の底部のコーナ部分に確実に外部電極用ペーストを塗布することができると共に、コーナ部分に外部電極用ペーストを塗布した際に生じやすい気泡の入り込みを抑制することが可能となり、内部電極と外部電極の接続が確実となる。

【0018】本発明の請求項9に記載の発明は、切込溝の底面を内方に向け曲面状にした請求項4から請求項8のいずれか1つに記載の多連型積層セラミックコンデンサであり、これにより切込溝の底面に確実に外部電極用ペーストを塗布することができ、内部電極と外部電極との接続が確実となる。

【0019】（実施の形態）以下、本発明の一実施の形態を図1から図10を用いて説明する。

【0020】図1は本発明のグリーンブロック6aの展開斜視図、図2は同斜視図、図3はグリーンブロック6aを切断したグリーンチップ8aの斜視図、図4は多連型積層セラミックコンデンサ12aの完成品の部分切欠き斜視図、図5は同完成品の平面図、図6は内部電極4bに引出部5bを設けたグリーンブロック6bを切断したグリーンチップ8bの斜視図、図7は同グリーンチップ8bの展開斜視図、図8は切込溝14を設けた多連型積層セラミックコンデンサ12bの焼結体13の斜視図、図9は同完成品の斜視図、図10は同完成品の平面図である。

【0021】図において1はグリーンシート、2は上部無効層、3は下部無効層、4a、4bは内部電極、5aは内部電極4aのクビレ部、5bは内部電極4bの引出部、6a、6bはグリーンブロック、7は切込線、8a、8bはグリーンチップ、9は外側面、10a、10bは外部電極、11a～11hは積層セラミックコンデンサ、12a、12bは多連型積層セラミックコンデンサ、13は焼結体、14は切込溝、15は切込溝14のコーナ部、16は切込溝14の底部を示す。

【0022】まず、誘電体セラミック粉末と、有機バインダー、可塑剤等からなるスラリーを用い、公知の積層セラミックコンデンサの製造方法に従ってグリーンシート1を作製する。次に、作製したグリーンシート1を複数枚積層し上部無効層2と下部無効層3を作製する。

【0023】次いで、下部無効層3上にグリーンシート1を積層し、その面に図1に示すような第一層目のクビレ部5aを有する内部電極4aを印刷する。各内部電極4aは一個おきに交互に、その長手方向に千鳥状に配置するように印刷する。その上にグリーンシート1を積層し第一層目の有効層とする。

【0024】続いて、その面に第一層目の内部電極4a

と対になる第二層目の内部電極 4 a を第一層目の内部電極 4 a の長手方向に所定寸法ずらして印刷し、また更にその上にグリーンシート 1 を積層し第二層目の有効層とする。続けて更に、その面に第二層目の内部電極 4 a と対になる第一層目と同じ第三層目の内部電極 4 a を印刷し、その上にグリーンシート 1 を積層し第三層目の有効層とする。このようにしてグリーンシート 1 と内部電極 4 a を順次交互に複数層した後、最後に上部無効層 2 を重ね加圧積層して図 2 に示すグリーンブロック 8 b を作製する。

【0025】その後、図 3 に示すように切断線 7 に沿ってグリーンブロック 6 a を切断後、分離しグリーンチップ 8 a を得る。グリーンチップ 8 a の各内部電極 4 a は一個おきにその長手方向に所定寸法ずらして千鳥状に配置するように形成され、しかも隣合う内部電極 4 a はクビレ部 5 a の端部が一個おきに交互にグリーンチップ 8 a の相対向する異なる外側面 9 に露出した構成となっており、同一平面に併設された内部電極 4 a のクビレ部 5 a の端部が露出したグリーンチップ 8 a の外側面 9 は、隣合う積層セラミックコンデンサ 11 a ~ 11 d を分離する有効層どうしの接着面積が広がっている。

【0026】次に、グリーンチップ 8 a を所定温度で焼成し焼結体（図示せず）を作製する。得られた焼結体にバレル研磨を行い、焼結体の内部に形成された内部電極 4 a のクビレ部 5 a の端部を焼結体の外側面 9 に確実に露出させた後、露出した内部電極 4 a のクビレ部 5 a の群全体を覆うように外部電極 10 a のペーストの塗布焼付けを行い、更にその表面にメッキ処理を施し、図 4 に示すように積層セラミックコンデンサ 11 a ~ 11 d を併設した多連型積層セラミックコンデンサ 12 a を完成する。

【0027】上記多連型積層セラミックコンデンサ 12 a は、図 5 に示すように内部電極 4 a を一個おきにその長手方向に所定寸法ずらして千鳥状に配置すると共に、一個おきに交互にそのクビレ部 5 a の端部が相対向する異なる外側面 9 に露出させているため、外側面 9 では隣合う積層セラミックコンデンサ 11 a ~ 11 d を分離する有効層どうしの接着面積が広がると共に、露出したクビレ部 5 a の全体を覆うように外部電極 10 a を形成しているため、外部電極 10 a の表面にメッキ処理を行う際に、隣合う積層セラミックコンデンサ 11 a ~ 11 d を分離する有効層とクビレ部 5 a との隙間からメッキ液の浸入を防止することが可能となる。これにより隣合う積層セラミックコンデンサ 11 a ~ 11 d の外部電極 10 a どうしの短絡を防止し、メッキ液の浸入による絶縁抵抗の劣化を防止した信頼性の高い多連型積層セラミックコンデンサ 12 a を提供することが可能となる。

【0028】次に、図 9 に示す焼結体 13 の外側面 9 に切込溝 14 を設け、その切込溝 14 の内部に外部電極 10 b を形成した多連型積層セラミックコンデンサ 12 b

について図を用いて説明する。

【0029】公知の積層セラミックコンデンサの製造方法に従って、図 6 に示すようなグリーンブロック 6 b を作製した後、切断線 7 に沿って切断分離しグリーンチップ 8 b を作製する。このグリーンチップ 8 b は、図 7 に示すように引出部 5 b を設けた内部電極 4 b を一個おきにその長手方向に所定寸法ずらして千鳥状に配置するように形成され、内部電極 4 b は引出部 5 b を介して端部が一個おきに交互にグリーンチップ 8 b の相対向する異なる外側面 9 に露出させた構成となっており、同一平面に併設され内部電極 4 b の引出部 5 b の端部が露出したグリーンチップ 8 b の外側面 9 は、ほぼ有効層で覆われた状態となっている。

【0030】次に、このグリーンチップ 8 b を所定温度で焼成した後、図 8 に示すように焼結体 13 の両外側面 9 の引出部 5 b 位置に、多連型積層セラミックコンデンサ 12 b を構成する各積層セラミックコンデンサ 11 e ~ 11 h の単位毎に内部電極 4 b の端部と交差するように、切込溝 14 の加工を行い内部電極 4 b の端部を切込溝 14 の内部に露出させる。切込溝 14 の幅は内部電極 4 b の幅より狭く、かつ引出部 5 b の幅より広く、その深さは内部電極 4 b の引出部 5 b 側の端部と交差し、しかも対向する異なる外側面 9 の内部電極 4 b の端部と接しないように、更に切込溝 14 の底部 16 及びコーナ部 15 を曲面状に加工する。これにより全ての内部電極 4 b は切込溝 14 の内面にのみ、外部電極 10 b との接続を確保するのに必要な一部を確実に露出させることができると共に、次工程で外部電極 10 b のペーストを塗布する際、切込溝 14 の底部 16 及びコーナ部 15 に曲面を持たせて加工したことにより、電極ペーストを切込溝 14 の内面に一様に塗布することができ、切込溝 14 の立上がりコーナ部分 15 が角張っている場合、その隅に取り残されやすい気泡の発生を防止し、内部電極 4 b と外部電極 10 b 間で良好な電氣的接続状態を確保することができる。

【0031】その後、加工した切込溝 14 の内面に図 9 に示すように外部電極 10 b を設けるが、外部電極 10 b を焼結体 13 の上下平面と同一平面となるように形成する。外部電極 10 b の面が平らであるため多連型積層セラミックコンデンサ 12 a の完成品を実装する、回路基板の半田付けランド寸法の設計が容易となり、更に形成した外部電極 10 b の幅を内部電極 4 b の幅より狭く、また隣合う外部電極 10 b の間隔より狭く、しかも切込溝 14 の内部にのみ設けるため、隣合う外部電極 10 b との絶縁距離を十分広く確保でき、多連型積層セラミックコンデンサ 12 b を基板に実装した際、隣合う外部電極 10 b 間の半田ブリッジによる短絡を防止することができる。

【0032】また、内部電極 4 b をその長手方向に所定寸法ずらして千鳥状に配置し、1 つおきに交互に相対向

する外側面 9 の切込溝 14 の内部に露出させているために、外側面 9 付近では各積層セラミックコンデンサ 11 e ~ 11 h を分離する有効層どうしの接着面積がより広くなると共に、外部電極 10 b で覆われた内部電極 4 b の端部と有効層の隙間からメッキ液の浸入防止には更に有効となり得る。よって隣合う積層セラミックコンデンサ 11 e ~ 11 h 間の絶縁抵抗の劣化を防止し信頼性の高い多連型積層セラミックコンデンサ 12 b を提供することが可能となる。

【0033】尚、本実施の形態では、内部電極 4 b の一方の端部に引出部 5 b を設けたが、焼結体 13 の内部に形成された内部電極 4 b の位置が外部から判定できる表示を行うことで引出部 5 b を除くことは可能となる。

【0034】

【発明の効果】以上本発明によれば、同一平面に複数の並設したクビレ部を有する内部電極と有効層としての誘電体セラミック層を交互に複数層積層し、単一素体内部に並列方向に所定間隔を置いて複数個の積層セラミックコンデンサを並設した多連型積層セラミックコンデンサにおいて、前記内部電極を一個おきにその長手方向に千鳥状に配置すると共に、内部電極のクビレ部の端部を一個おきに交互に素体の相対向する外側面にそれぞれ露出させ、露出させた端部全体を覆うようにして電氣的に接続する複数対の外部電極を形成することにより、素体の外側面では隣合う積層セラミックコンデンサを分離する有効層どうしの接着面積が広くなり、外部電極の表面にメッキ処理を行う際に内部電極と有効層との隙間からメッキ液の浸入を防止することが可能となり、隣合う積層セラミックコンデンサ間の絶縁抵抗の劣化を防止し、しかも内部電極と外部電極との接続の信頼性を確保し、完成品を回路基板に実装する際に、隣合う外部電極どうしの短絡を防止することのできる信頼性の高い多連型積層セラミックコンデンサを得ることができる。

【図面の簡単な説明】

【図 1】本発明の一実施の形態の多連型積層セラミックコンデンサのグリーンブロックの展開斜視図

【図 2】同グリーンブロックの斜視図

【図 3】同グリーンブロックを切断した四連型積層セラミックコンデンサのグリーンチップの斜視図

【図 4】同四連型積層セラミックコンデンサの完成品の部分切欠き斜視図

【図 5】同四連型積層セラミックコンデンサの完成品の平断面図

【図 6】同内部電極に引出部を設けた四連型積層セラミックコンデンサのグリーンチップの斜視図

【図 7】同内部電極に引出部を設けた四連型積層セラミックコンデンサのグリーンチップの展開斜視図

【図 8】同切込溝を入れた四連型積層セラミックコンデンサの焼結体の斜視図

【図 9】同切込溝を入れた四連型積層セラミックコンデンサの完成品の斜視図

【図 10】同切込溝を入れた四連型積層セラミックコンデンサの完成品の平断面図

【図 11】従来の多連型積層セラミックコンデンサのグリーンブロックの展開斜視図

【図 12】同グリーンブロックの斜視図

【図 13】同グリーンブロックを切断した四連型積層セラミックコンデンサのグリーンチップの斜視図

【図 14】同四連型積層セラミックコンデンサの完成品の部分切欠き斜視図

【図 15】同四連型積層セラミックコンデンサの完成品の平断面図

【符号の説明】

1 誘電体グリーンシート

2 上部無効層

3 下部無効層

4 a, 4 b 内部電極

5 a クビレ部

5 b 引出部

6 a, 6 b グリーンブロック

7 切断線

8 a, 8 b グリーンチップ

9 外側面

10 a, 10 b 外部電極

11 a, 11 b, 11 c, 11 d, 11 e, 11 f, 11 g, 11 h 積層セラミックコンデンサ

12 a, 12 b 多連型積層セラミックコンデンサ

13 焼結体

14 切込溝

15 切込溝のコナ部

16 切込溝の底部

17 誘電体グリーンシート

18 上部無効層

19 下部無効層

20 内部電極

21 グリーンブロック

22 切断線

23 グリーンチップ

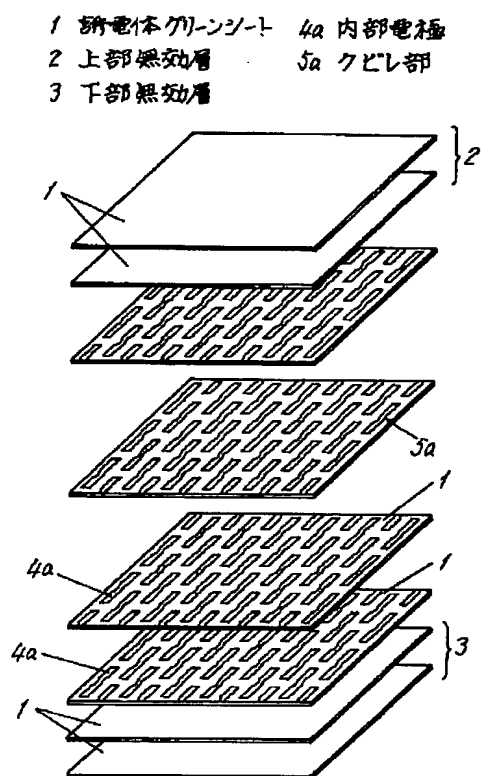
24 外側面

25 外部電極

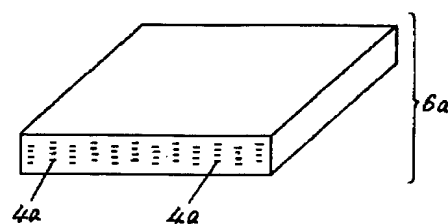
26 a, 26 b, 26 c, 26 d 積層セラミックコンデンサ

27 多連型積層セラミックコンデンサ

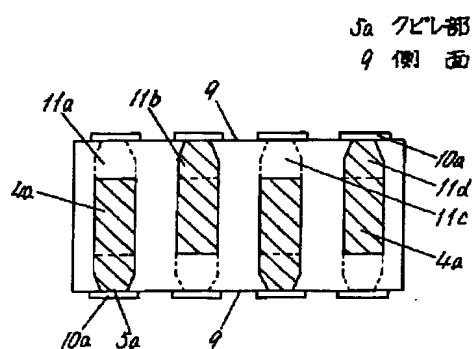
【図1】



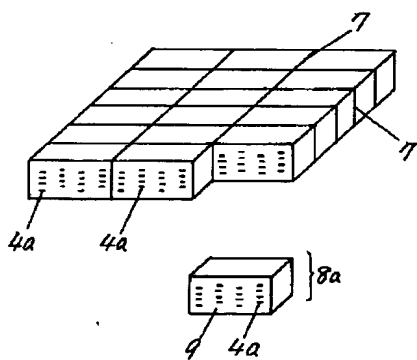
【図2】



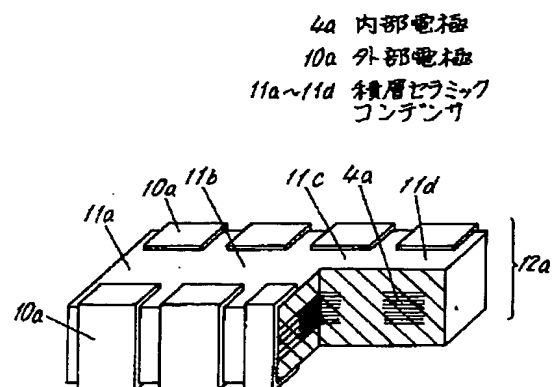
【図5】



【図3】

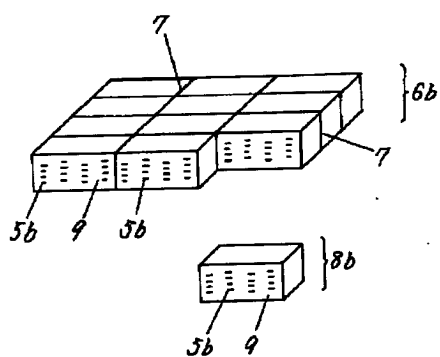


【図4】

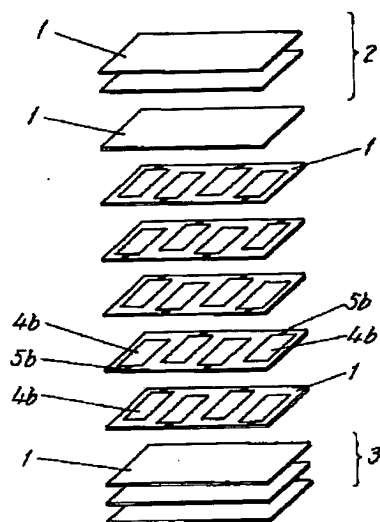




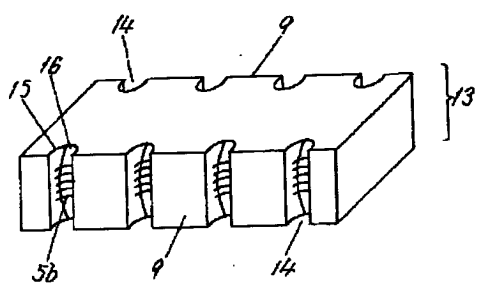
【図6】



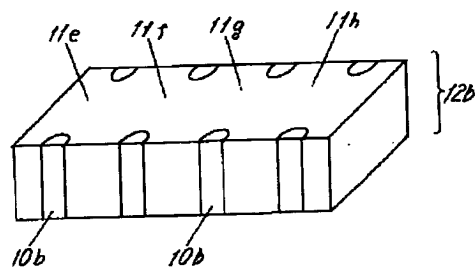
【図7】



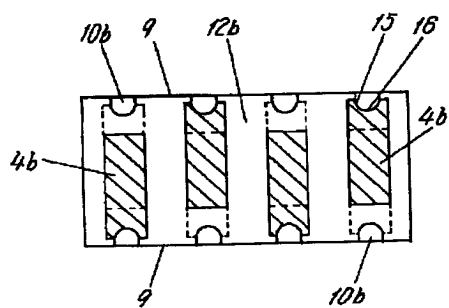
【図8】



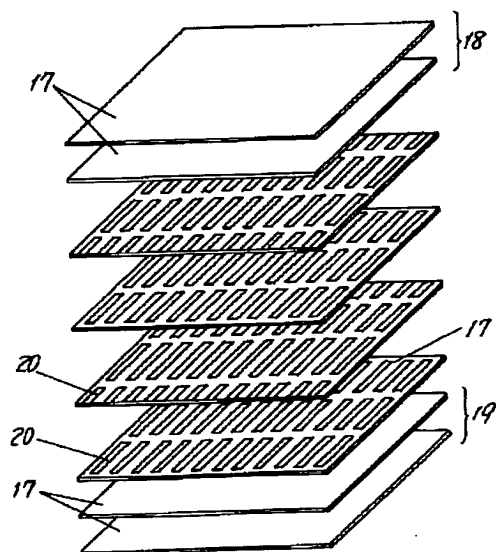
【図9】



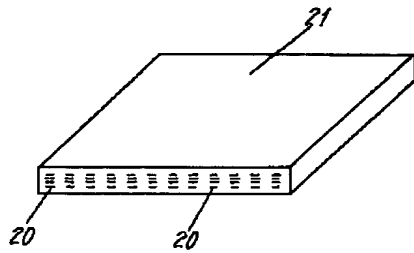
【図10】



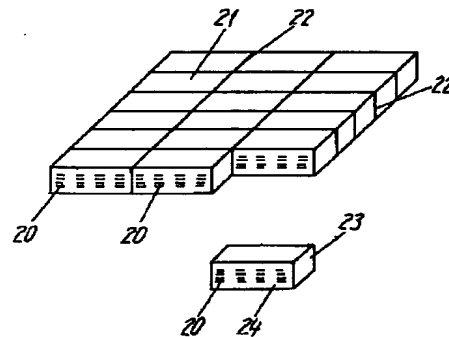
【図11】



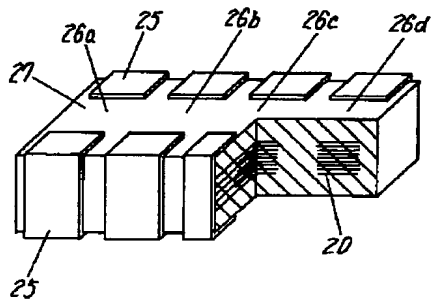
【図 12】



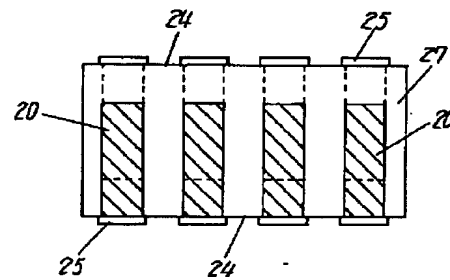
【図 13】



【図 14】



【図 15】



フロントページの続き

F ターム(参考) 5E001 AB03 AC02 AC03 AD03 AF00  
 AF06 AH01 AH05 AH06 AH09  
 AJ01 AJ02 AZ01  
 5E082 AA01 AB03 BC35 BC36 CC02  
 EE04 EE16 EE35 EE42 FG06  
 FG26 FG52 FG54 GG10 GG28  
 HH43 JJ03 JJ05 JJ21 JJ23  
 LL02 LL03 MM22 MM24 MM26  
 PP09